

44 4450 0300 0420 X3

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of

OOKUMA et al.

Application Number: 09/941,867

Filed: August 30, 2001

For: **DRIVING CIRCUIT FOR A MAGNETIC
HEAD AND MAGNETIC RECORDING APPARATUS**



**Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231**

LETTER

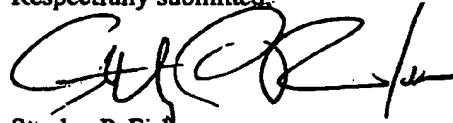
Sir:

The below-identified communications are submitted in the above-captioned application or proceeding:

<input type="checkbox"/> Priority Documents ()	<input type="checkbox"/> Request for Priority	<input checked="" type="checkbox"/> Information Disclosure Statement w/ refs
<input type="checkbox"/> Response to Missing Parts	<input type="checkbox"/> Petition under 37 C.F.R. § 1.47(a)	<input type="checkbox"/> w/ signed Declaration
		<input type="checkbox"/> Check for \$

The Commissioner is hereby authorized to charge payment of any fees associated with this communication, including fees under 37 C.F.R. § 1.16 and 1.17 or credit any overpayment to Deposit Account Number 08-1480. A duplicate copy of this sheet is attached.

Respectfully submitted,



Stanley P. Fisher
Registration Number 24,344

REED SMITH HAZEL & THOMAS LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200

JUAN CARLOS A. MARQUEZ
Registration No. 34,072

September 28, 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of

OOKUMA et al.

Filed: August 30, 2001

Application Number: 09/941,867

For: Driving Circuit For A Magnetic
Head and Magnetic Recording Apparatus

Attorney Docket No.: ASAM.0021



#5
M.G.
12/13/01

Honorable Assistant Commissioner

for Patents

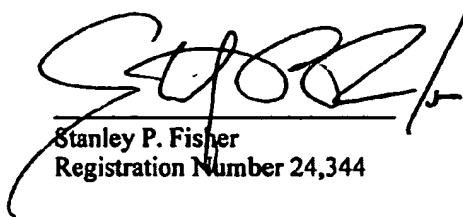
Washington, D.C. 20231

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

Sir:

In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of February 7, 2001, the filing date of the corresponding Japanese patent priority application 2001-030383.

A certified copy of corresponding Japanese patent application 2001-030383 is submitted herewith. The Examiner is most respectfully requested to acknowledge receipt of this certified copy in the first Office Action issued on this application.

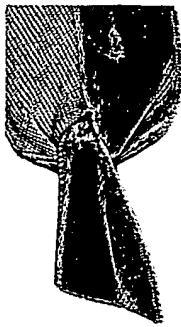


Stanley P. Fisher
Registration Number 24,344

REED SMITH HAZEL & THOMAS LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200

JUAN CARLOS A. MARQUEZ
Registration No. 34,072

September 28, 2001



日本国特許庁
JAPAN PATENT OFFICE

09941867

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2001年 2月 7日

出願番号
Application Number:

特願2001-030383

出願人
Applicant(s):

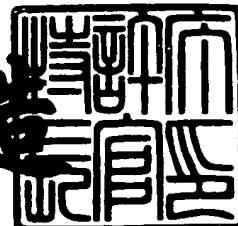
株式会社日立製作所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 8月31日

特許庁長官
Commissioner,
Japan Patent Office

及川耕三



【書類名】 特許願
【整理番号】 H01000891A
【あて先】 特許庁長官 殿
【国際特許分類】 G11B 5/02
【発明者】
【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
【氏名】 大熊 康介
【発明者】
【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
【氏名】 麻殖生 健二
【発明者】
【住所又は居所】 東京都青梅市新町六丁目16番地の3 株式会社日立製作所デバイス開発センタ内
【氏名】 小林 洋一郎
【発明者】
【住所又は居所】 東京都青梅市新町六丁目16番地の3 株式会社日立製作所デバイス開発センタ内
【氏名】 吉澤 弘泰
【特許出願人】
【識別番号】 000005108
【氏名又は名称】 株式会社 日立製作所
【代理人】
【識別番号】 100075096
【弁理士】
【氏名又は名称】 作田 康夫
【電話番号】 03-3212-1111

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【フルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気ヘッド駆動回路及び磁気記録装置

【特許請求の範囲】

【請求項 1】

記録するデータに対応した磁界を発生させるコイル、該コイルに正または負方向の電流を流すための主駆動回路、該コイルの両端に切替方向に対応したパルス電圧を重畠し該コイルを中心に対称な電圧を印加する補助駆動回路とを備えたことを特徴とする磁気ヘッド駆動回路。

【請求項 2】

前記主駆動回路と前記コイルとの間に対照に抵抗を接続し、該コイルと該抵抗との接続点に前記補助駆動回路を接続したことを特徴とする請求項 1 記載の磁気ヘッド駆動回路。

【請求項 3】

上記補助駆動回路は正パルス重畠回路及び負パルス重畠回路を一対とした回路を2対以上備えたことを特徴とする請求項 1 または請求項 2 記載の磁気ヘッド駆動回路。

【請求項 4】

前記補助駆動回路は、前記主駆動回路により前記コイルに流す電流値に応じて前記コイルに重畠するパルス電圧値を変化させる機能を有することを特徴とする請求項 1 乃至請求項 3 記載の磁気ヘッド駆動回路。

【請求項 5】

データを記録する磁気ディスク、該磁気ディスクに記録するデータを発生する制御回路、そのデータに対応した磁界を発生させるコイル及び該コイルに正または負方向の電流を流すための主駆動回路と、該コイルの両端に切替方向に対応したパルス電圧を重畠し該コイルを中心に対称な電圧を印加する補助駆動回路とを有する磁気ヘッド駆動回路を備えたことを特徴とする磁気記録装置。

【請求項 6】

前記コイルの中心電位と前記磁気ディスクの電位をほぼ同電位としたことを特徴とする請求項 5 記載の磁気記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、記録しようとするデータに対応した記録磁界を磁気ヘッドによって発生し、その発生した磁界により記録媒体にデータを記録する磁気記録装置に関する。

【0002】

【従来の技術】

近年、ハードディスク装置等などの磁気記録装置は、急速に記録密度が高まってきており、書き込み速度も上がってきている。

【0003】

磁気記録装置において、データの書き込みは、書き込みを行う記録媒体に近接させた磁気ヘッドコイルに流れる電流の向きを、記録するデータに応じて反転させることにより行う。

【0004】

図10は、従来における磁気記録装置の磁気ヘッド駆動回路 (Steve,L.,Lawrence,C.,David,Y.," A 550Mb/s GMR Read/Write Amplifier using 0.5um 5V CMOS Process" ,ISSCC2000,pp358-359, Feb., 2000) の概要を示したものである。この図10において、PMOSトランジスタMP1、MP2、NMOSトランジスタMN7～MN10はスイッチとして、NMOSトランジスタMN1、MN2、PMOSトランジスタMP3、MP4は保護素子として動作し、NMOSトランジスタMN3～MN7、MN10から成るカレントミラー回路と電流源Is1とDamping-Resistor回路から構成されている。本回路を図11のタイミングで動作させ、各トランジスタとDamping-Resistor回路を制御している。磁気ヘッドコイルは、インダクタンスLh及び、抵抗成分Rhより成る。t1において、それまでオンしていたMP1、MN10がオフし、同時にそれまでオフであったMP2、MN7がオンすることで、磁気ヘッドコイルに、H WLからH WR方向に流れていた電流をH WRからH WL方向に反転する。この時MN8がt2までの間だけオンすることで、磁気ヘッドコイル両端に大電圧（ここでは電源電圧）がかかり、電流の反転時間を短くしている。次にt2からt3までは、電流源Is1に流れる電流をIw1とすると

磁気ヘッドコイルにHWRからH WL方向に一定電流Iw1が流れる。次にt3において、オンしていたMP2、MN7がオフし、同時にそれまでオフであったMP1、MN10がオンすることで、磁気ヘッドコイルに、HWRからH WL方向に流れていた電流をH WLからH WR方向に反転する。この時MN9がt4までの間だけオンすることで、t2からt3の間と同様に磁気ヘッドコイル両端に上記とは逆方向の大電圧（ここでは電源電圧）がかかり、電流の反転時間を短くする。t4からt5の間は、磁気ヘッドコイルにH WLからH WR方向の電流Iw1が流れ、t5以降はt1からの動作を繰り返しあこなう。ところで、本回路には次にあげるような問題点が想定される。

【0005】

まず第一の問題点として、近年、集積回路の電源電圧は、デバイスの微細化、高速化に伴うトランジスタの耐圧低下により低くなる傾向に有り、最近では3V～5V以下である。前記磁気ヘッド駆動回路において、電源電圧が低くなつくると磁気ヘッドコイル電流の反転にかかる時間が増大してしまう。さらに最近の磁気ディスク装置の大容量化に伴うデータ転送速度の増大により、さらに高速な立上がり／立下がりが要求されており、前記磁気ヘッド駆動回路で高速な立上がり／立下がりを実現するためには電源電圧を高くしなければ成らないが、素子耐圧を考慮すると、トランジスタMP3、MP4、MN1、MN2のような保護素子を多段入れる必要があるが、こん度は保護素子のオン抵抗が無視できなくなる。オン抵抗を低減するためには保護素子のサイズも大きくする必要がある。特に集積回路ではチップ面積、及び寄生容量が増大し、経済的にもスイッチングスピード的にも問題となる。

次に近年、磁気ヘッドと記録媒体との距離も小さくなる（数十nm）傾向にあり、磁気ヘッド-ディスク間の放電防止の観点から磁気ヘッドコイルの中心電位がディスク電位付近で安定していることが望まれているが、本回路で電流源Is1に流れる電流をIw1、磁気ヘッドコイルの抵抗Rh=0、各トランジスタのオン抵抗をRMP1=RMP2=Rpon1、RMP3=RMP4=Rpon2、RMN1=RMN2=Rnon1、RMN8=RMN9=Rnon2とすると、t1で磁気ヘッドコイルの中心電位VhcはVCC-Iw1*(Rpon1+Rpon2)より、VCC*(Rpon1+Rpon2)/(Rpon1+Rpon2+Rnon1+Rnon2)電位に変化し、t2でVCC-Iw1*(Rpon1+Rpon2)にもどる。ここで、各トランジスタMP1～MP4、MN1、MN2、MN7、MN

8はスイッチ及び、保護素子であるので、そのオン抵抗は十分小さく等しいものとして考えると最終的に磁気ヘッドコイルの中心電位は、近似的に図11に示すようにVCC→VCC/2→VCCとなる。また、これは、t3、t4においても同様な変化をしめし、磁気ヘッドコイル電流の方向の反転時において、磁気ヘッドコイルの中心電位が大幅に変動するという問題点もある。

【0006】

【発明が解決しようとする課題】

本発明は、このような問題点を解消するためになされたもので、その目的は、電源電圧を低くしたときにおいても、磁気ヘッドコイル電流反転時に駆動用トランジスタに掛かる電圧は低く抑えながら、磁気ヘッドコイル両端には電源電圧以上の十分な電圧を印加することを可能にし、磁気ヘッドコイル電流の反転時間を短縮するとともに、磁気ヘッドコイルの中心電位をディスク電位付近で磁気ヘッドコイル電流反転時においても電位が安定に駆動できるようにすることにある。また、反転時間を短縮して、オーバーシュートを発生させる磁気ヘッド駆動回路を実現することにある。

【0007】

【課題を解決するための手段】

上記目標を達成するために、少なくとも1つのデータ書き込み用コイルを備え、該コイルを中心に対称な主駆動回路、該コイルを中心に対称な、すなわち該コイルの片端に正パルス重畠回路、もう一端に負パルス重畠回路を対とした重畠回路とその逆の構成の一対を含み少なくとも二対以上備える補助駆動回路を備え、且つ主駆動回路により、該コイルの電流方向を反転するときにおいて、前記重畠回路の少なくとも一対を該コイル両端に電源以上の電位差が掛かるように動作させ、該コイルの電流の反転を促進させ、該コイルの中心電位がディスク電位付近で安定して駆動できることを特徴とする磁気ヘッド駆動回路を提供する。

【0008】

【発明の実施の形態】

以下、本発明の第1の実施例について図面を用いて説明する。図1は、本発明の実施の形態の構成例を示したものである。この図1に示すように、本発明の磁

気記録装置にかかる磁気ヘッド駆動回路は、制御回路1、主駆動回路2、補助駆動回路10、及び磁気ヘッドコイル9より構成されている。

なお、S1、S2はスイッチ回路、MP1～MP4はPMOSトランジスタ、MN1～MN10はNMOSトランジスタ、Is1は電流源を示す。以下同じである。

まず主駆動回路2は、スイッチ3～6と抵抗7、8より構成されている。

制御回路1は図2で示すように該主駆動回路2のスイッチ3、5とスイッチ4、6のオンオフを切り替えることで、磁気ヘッドコイル9に流れる磁化電流Iwの方向をかえると同時に補助駆動回路10の制御信号を発生する回路である。定常的なIwは式1の条件の場合、式2で表される。

次に補助駆動回路10は、正パルス重畠回路13と負パルス重畠回路14を一対とした重畠回路二対（11及び12）を組として磁気ヘッドコイル9に対して対称に設置されている。

次に本実施例の動作について説明をする。制御回路から出力される図2に示す制御信号により、主駆動回路2、補助駆動回路10が制御される。t1において、それまでオンであったスイッチ4、5がオフになり、それまでオフであったスイッチ3、6がオンする。また、同時に補助駆動回路10の重畠回路11がt1でオンとなりt2でオフとなる。この時、HyからHx方向に流れている磁化電流Iwが、HxからHy方向に反転する。一方、同時にオンになった重畠回路11により、磁気ヘッドコイル9の両端の電位は図2のようになり、磁気ヘッドコイル9の両端に大電圧VLが発生する。これによりt2で重畠回路11がオフするまで磁化電流Iwの変化が促進され、反転時間を短くする。次にt3～t5までは、上記と逆の動作をする。すなわちt3においてそれまでオンであったスイッチ2、5がオフになり、それまでオンであったスイッチ3、4がオンする。また、同時に補助駆動回路10の重畠回路12がt3でオンしt4でオフとなる。この時、HxからHy方向に流れている磁化電流Iwが、HyからHx方向に反転する。一方、同時にオンとなった重畠回路12により、磁気ヘッドコイル9の両端の電位VHx、VHyは図2のようになり、磁気ヘッドコイル9の両端にt1と大電圧VLが発生する。これによりt4で重畠回路12がオフするまで磁化電流Iwの変化が促進され、反転時間を短くする。

抵抗7及び8は定常時にコイルに流れる電流を制限し、該主駆動回路2の出力と

なり、常に磁気ヘッドコイル9と直列に接続される。これによりコイル両端に大電圧が発生した場合、主駆動回路2のスイッチに掛かる電圧は抵抗7、8とスイッチのオン抵抗で分圧される。通常スイッチのオン抵抗は十分小さいのでスイッチ素子に大電圧が印加されるのを防止できる。

また定常的なIwは式1の条件の場合式2で表される。

$$R_{on3} = R_{on5} \quad \text{and} \quad R_{on4} = R_{on6} \quad \text{and} \quad R_7 = R_8 \quad \text{式 1}$$

$$I_w = (V_{CC} - V_{EE}) / (R_7 + R_8 + R_{on3} + R_{on4})$$

式2

とくにスイッチのオン抵抗Ron3～Ron6は、式3を満たし、電源電圧VCC、VEEを式4に設定することにより、磁気ヘッドコイル9の中心電位をほぼ0Vにできる。

$$R_{on3} = R_{on4} = R_{on5} = R_{on6} \quad \text{式 3} \quad V_{EE} = -V_{CC}$$

式4

次に対称配置及び対称動作の補助回路10により、図2に示すように前記の電流方向変化時に磁気ヘッドコイル9に大電圧VLを発生させ電流方向のスイッチング時間を短縮するとともに、磁気ヘッドコイル9の中心電位Vhcもほぼディスク電位に保持される。

【0009】

次に図3、4に重畠回路の構成例を示す。まず図3に示す正パルス重畠回路13は、スイッチ15～17とダイオード18および容量19から構成される。該正パルス重畠回路13は、制御回路1の信号により非動作時と動作時の制御が行われる。該正パルス重畠回路13において非動作時は、スイッチ15および16がオフ状態、スイッチ17がオン状態となり、ダイオード18と容量19の直列回路を形成することで、容量19に充電が行われ、式5の電圧VCが容量19の両端に発生する。

$$V_C = V_{CC} - V_{EE} - V_{pn} \quad \text{式 5}$$

但し、Vpnはダイオードの順方向電圧であり、スイッチのオン抵抗は無視できる

ものとする。

また、動作時はスイッチ15および16がオン状態、スイッチ17がオフ状態となることで、接点T2がVCCとなり接点T1が式6で与えられる電圧VT1を出力する。この時ダイオード18は逆バイアスとなり自動的にオフ状態となる。

$$V_{T1} = 2V_{CC} - V_{EE} - V_{pn} \quad \text{式6}$$

但し、 V_{pn} はダイオードの順方向電圧であり、スイッチのオン抵抗は無視できるものとする。

次に図4に示す負パルス重畠回路14は、スイッチ20～22とダイオード23および容量24から構成され上記正パルス重畠回路と逆の動作をする。すなわち制御回路1により前記正パルス重畠回路13と同様に非動作時と動作時の制御を行い、非動作時は、スイッチ20、21がオフ状態、スイッチ22がオン状態となり、ダイオード23と容量24の直列回路を形成することで、容量24に充電を行い、前記正パルス重畠回路13と同様に式5の電圧VCが容量24の両端に発生する。また、動作時はスイッチ20、21がオン状態、スイッチ22がオフ状態となることで、接点T3がVEEとなり接点T4に式7で与えられるVT4を出力する。この時ダイオード23は逆バイアスとなり自動的にオフ状態となる。

$$V_{T4} = 2V_{EE} - V_{CC} + V_{pn} \quad \text{式7}$$

但し、 V_{pn} はダイオードの順方向電圧であり、スイッチのオン抵抗は無視できるものとする。

以上から、図2に示したt1における磁気ヘッドコイル9の両端の電位VHx、VHyと磁気ヘッドコイル9に発生する電位差VLは次のように表される。

$$VH_x = 2V_{CC} - V_{EE} - V_{pn} \quad \text{式8}$$

$$VH_y = 2V_{EE} - V_{CC} + V_{pn}$$

式9

$$VL = 3(V_{CC} - V_{EE}) - 2V_{pn} \quad \text{式10}$$

また、t3における磁気ヘッドコイル9の両端の電位VH_X、VH_Yも同様に次のように表され、式10と同じコイル両端電圧VLが得られる。

$$VH_X = 2V_{EE} - V_{CC} + V_{pn} \quad \text{式11}$$

$$VH_Y = 2V_{CC} - V_{EE} - V_{pn}$$

式12

次に図5、6を用いて、正パルス重畠回路13及び負パルス重畠回路14におけるスイッチ15～17、20～22の具体的な構成例について説明する。本実施例において、スイッチ15、16、22には図5のスイッチ回路S1を、スイッチ17、20、21には図6スイッチ回路S2を用いた。

【0010】

まず、スイッチ回路S1について説明する。このスイッチ回路S1は、NPNトランジスタ25とNPNトランジスタ25のコレクタとベース間に接続されたPMOS26とNPNトランジスタ25のベースとエミッタ間にPMOS27より構成されている。スイッチ回路S1がオン状態の時は、PMOS26のゲートをローレベルにしPMOS26をオン状態にさせNPNトランジスタ25のコレクターベース間を短絡、PMOS27のゲートをハイレベルにしPMOS27をオフ状態にしNPNトランジスタ25のベースーエミッタを開放することで、NPNトランジスタ25がT5からT6に対して、順バイアスのダイオード接続になり、該スイッチ回路S1がオン状態となる。一方、オフ状態の時は、PMOS26のゲートをハイレベルにしPMOS26をオフ状態にさせNPNトランジスタ25のコレクターベース間を開放、PMOS27のゲートをローレベルにしPMOS27をオン状態にしNPNトランジスタ25のベースーエミッタ間を短絡することで、NPNトランジスタ25がT5からT6に対して、逆バイアスのダイオード接続になり、該スイッチ回路S1がオフ状態となる。

【0011】

次にスイッチ回路S2は、NPNトランジスタ28とNPNトランジスタ28のコレクタとベース間に接続されたNMOS29とNPNトランジスタ28のベースとエミッタ間にNMOS30より構成されている。スイッチ回路S2がオン状態の時は、NMOS29のゲートをハイレベルにしNMOS29をオン状態にさせNPNトランジスタ28

のコレクターベース間を短絡、NMOS30のゲートをローレベルにしNMOS30をオフ状態にしNPNトランジスタ28のベースーエミッタを開放にすることで、NPNトランジスタ28がT7からT8に対して、順バイアスのダイオード接続になり、該スイッチ回路S2がオン状態となる。一方、オフ状態の時は、NMOS29のゲートをローレベルにしNMOS29をオフ状態にさせNPNトランジスタ25のコレクターベース間を開放、NMOS30のゲートをハイレベルにしNMOS30をオン状態にしNPNトランジスタ25のベースーエミッタ間を短絡することで、NPNトランジスタ25がT7からT8に対して、逆バイアスのダイオード接続になり、該スイッチ回路S2がオフ状態となる。

これらのスイッチ回路は、オン時において、順方向にバイアスされたダイオードと等価になりオン抵抗が小さく。また、縦積みした同種のMOSトランジスタのゲートを逆相の信号で制御することにより、上段のMOSトランジスタ26、29の寄生容量Cgd、Cgsと下段のMOSトランジスタ29、30の寄生容量Cgs、Cgdのスイッチング時の影響を相殺しスイッチング速度も速い。

【0012】

次に磁気ヘッド駆動回路では、磁気ヘッド、磁気記録ディスクに応じて、定常電流を変化させる必要があり、且つ磁気ヘッドコイルの中心電位を0V近辺に保持する必要がある。そのため方法としてVCC、VEE電位を変化させる。このためのVC、VEEを実現する構成例を図7、8、9を用いて説明する。図7にあるように本実施例の磁気ヘッド駆動回路を備えたIC31の磁気ヘッド駆動回路のグランド端子と磁気ディスク32を駆動する駆動装置33のグランドを磁気記録装置のグランド34に接続し共有する。

図8はVCCを実現する構成例である、グランド34を基準にした電圧Vref1は電流源35に流れる電流Iref1と抵抗R37により式14で表され、NPNトランジスタ36をエミッタフォロアとして出力することで、式15で表されるVCCが実現される。

$$V_{ref1} = I_{ref1} \cdot R_{37}$$

式14

$$V_{CC} = V_{ref1} - V_{thnpn} = I_{ref1} \cdot R_{37} - V_{thnpn}$$

式15

また、図9はVEEを実現する構成例である。前記VCCと同様に、グランド34を基準にした電圧 V_{ref2} は電流源38に流れる電流 I_{ref2} と抵抗 R_{40} より式16で表され、PNPトランジスタをエミッタフォロアとして出力することで、式17のVEEが実現される。

$$V_{ref2} = -I_{ref2} \cdot R_{40} \quad \text{式16}$$

$$V_{EE} = V_{ref2} + V_{thpnp} = -I_{ref2} \cdot R_{40} + V_{thpnp}$$

式17

ここで、 $I_{ref1}=I_{ref2}$ 、 $V_{thnpn}=V_{thpnp}$ 、 $R_{38}=R_{40}$ とすると、式18が導かれグランド34に対称なVCC、VEEを得ることができ、磁気ヘッドコイル9の中心電位をほぼ0Vに制御でき、さらに定常的に磁気ヘッドコイル9流れる電流 I_w は式19で表され、 I_{ref1} により制御できる。

$$V_{CC} = V_{ref1} - V_{thnpn} = -(I_{ref2} \cdot R_{40} + V_{thpnp}) = -V_{EE} \quad \text{式18}$$

$$I_w = (V_{CC} - V_{EE}) / (R_7 + R_8) = I_{ref1} \cdot 2R_{38} / (R_7 + R_8)$$

式19

上記では、VCC、VEEともに制御をしたが、そこまで必要としない磁気録装置においては、VCCまたはVEEのみでも良い。

以上説明したように本発明では、記録データに対応して磁化電流を磁気ヘッドコイルに供給し、媒体を磁化し記録する磁気記録装置において、磁気ヘッドコイルと該磁気ヘッドコイルを中心に対称な主駆動回路と、前記磁気ヘッドコイルを中心に対称な正パルス重畠回路と負パルス重畠回路を対とした重畠回路を少なくとも二対以上備えた構成の対称な補助駆動回路を備え、主駆動回路により磁気ヘッドコイルを流れる磁化電流の方向を反転するときに、前記補助駆動回路の重畠回路が一対以上動作し、磁気ヘッドコイルを中心には磁化電流の反転を促進する正負対称な電圧を重畠させることで、磁気ヘッドコイルの中心電位の変動を抑え、且つ反転時間を短縮し、電源電圧の低電圧化を可能にする。ここで磁気ヘッドコイルの中心電位を磁気ディスク電位と同じにする構成をとることで、磁気ヘッドと

磁気ディスクの放電防止の効果もある。また、補助駆動回路により磁気ヘッドコイル両端に電圧を重畠させることで、主駆動回路の素子耐圧に制限された電圧においても、磁気ヘッドコイルには電源電圧より大きな電圧を発生させることができ、電源電圧の低電圧化を実現できる。さらに主駆動回路の出力に磁気ヘッドコイルに対して、常に抵抗が直列に接続される構成をとることで、補助駆動回路により磁気ヘッドコイル両端に電圧が重畠されたときに重畠された電圧が直接主駆動回路に印加されるのを防ぐ効果がある。

以上の説明では、主駆動回路は4つの半導体スイッチを使った構成であるがコイル両端に大電圧を印可する対照的な補助駆動回路を図10の従来例にも適応できることは勿論である。

また、以上の特性を得るために、ヘッド駆動回路の構成、制御方法（パルスタイミング、パルス電圧）を適宜変えることは可能である。

【0013】

【発明の効果】

以上説明したとおり、本発明によれば、磁気記録装置の電源電圧の低電圧化を可能にすることができます。また、磁気ヘッドコイルの中心電位を磁気ディスク電位と同じにする構成をとることで、磁気ヘッドと磁気ディスクの放電防止の効果もある。

【図面の簡単な説明】

【図1】

本発明の磁気ヘッド駆動回路の一実施例を示す図。

【図2】

図1の動作説明図。

【図3】

正パルス重畠回路13の構成図。

【図4】

負パルス重畠回路14の構成図。

【図5】

スイッチの具体的な構成例1を示す図。

【図6】

スイッチの具体的な構成例2を示す図。

【図7】

磁気ディスクグランドと本発明の磁気ヘッド駆動回路グランドの関係図。

【図8】

本発明の磁気ヘッド駆動回路の電源VCCの一実施例を示す図。

【図9】

本発明の磁気ヘッド駆動回路の電源VEEの一実施例を示す図。

【図10】

従来における磁気ヘッド駆動回路の概要を示す図。

【図11】

図10の動作説明図。

【符号の説明】

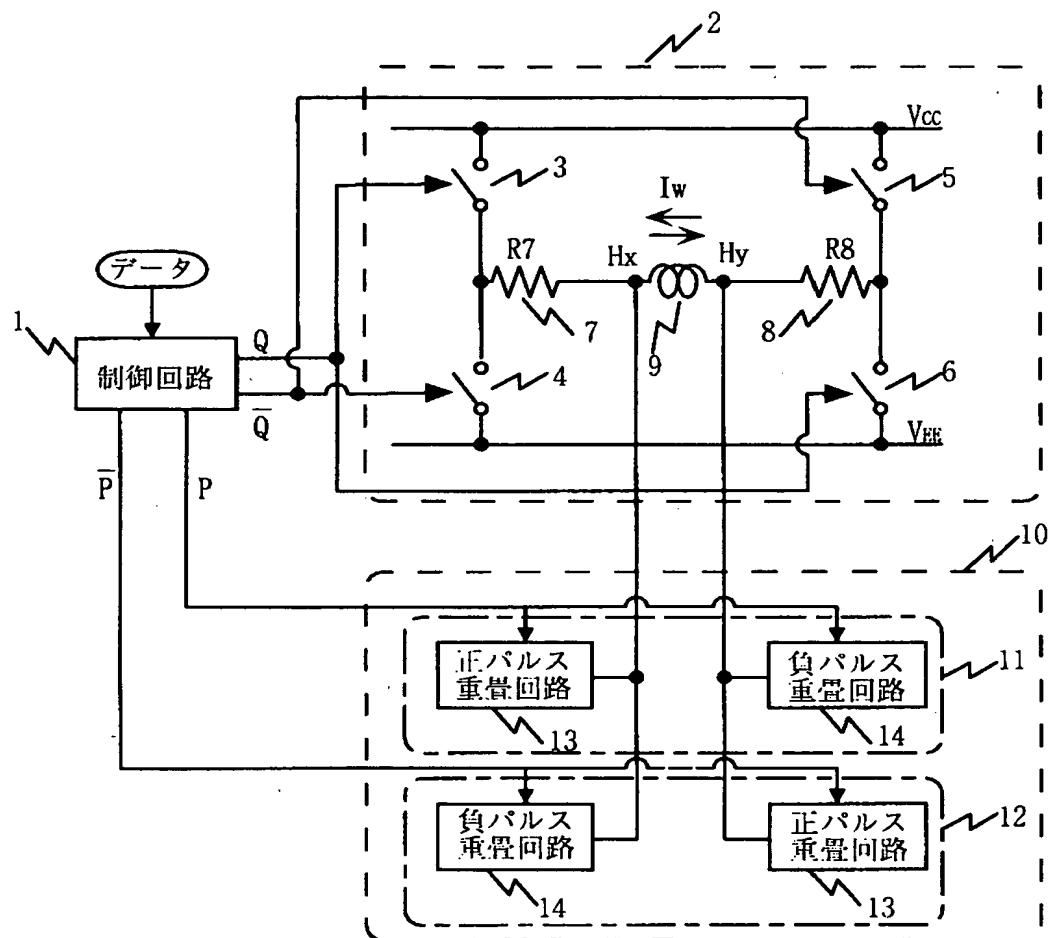
- 1 制御回路、
- 2 主駆動回路、
- 3～6、15～17、20～22 スイッチ、
- 抵抗、
- 9 磁気ヘッドコイル、
- 10 補助駆動回路、
- 11、12 重畠回路、
- 13 正パルス重畠回路、
- 14 負パルス重畠回路、
- 18、23 ダイオード、
- 19、24 容量、
- 25、28 NPNトランジスタ、
- 26、27 NMOS、
- 29、30 PMOS、
- 31 本発明の磁気ヘッド駆動回路を備えたIC、
- 32 磁気ディスク、

- 3 3 磁気ディスク駆動装置、
- 3 4 磁気記録装置のグランド、
- 3 5、3 8 電流源、
- 3 6 NPNトランジスタ、
- 3 7、4 0 抵抗、
- 3 9 PNPトランジスタ。

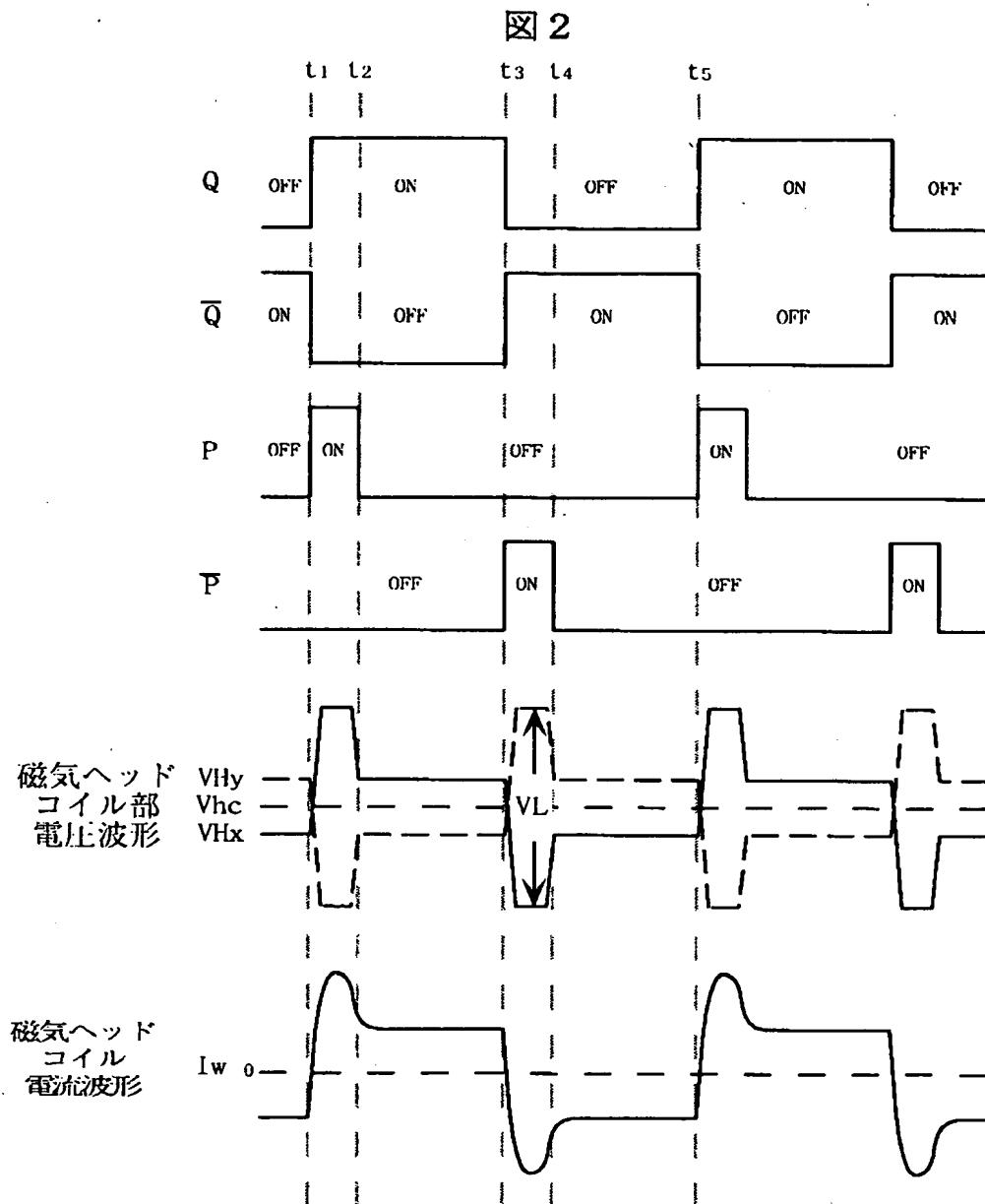
【書類名】 図面

【図1】

図1

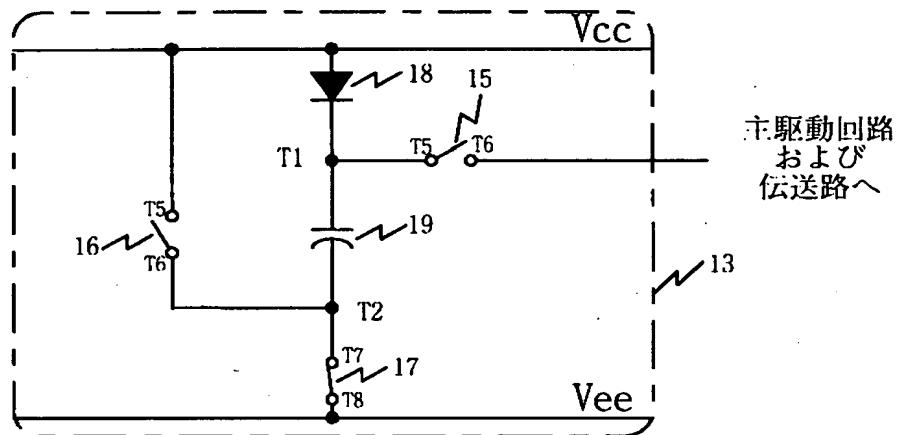


【図2】



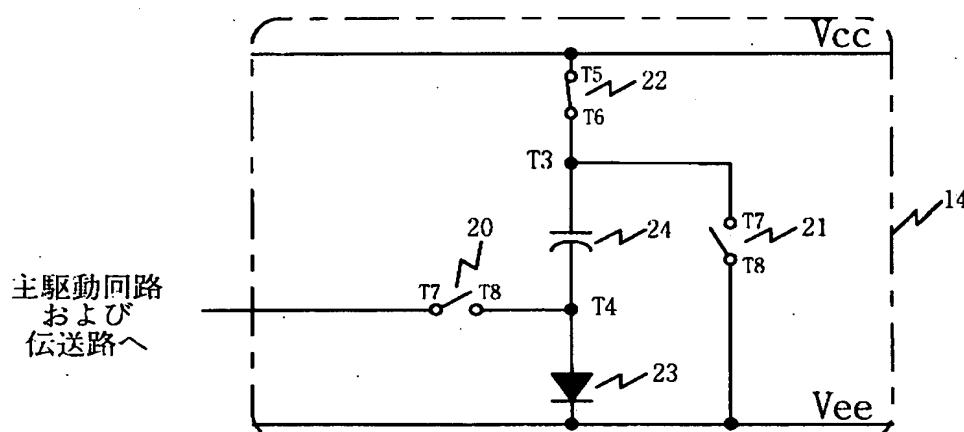
【図3】

図3



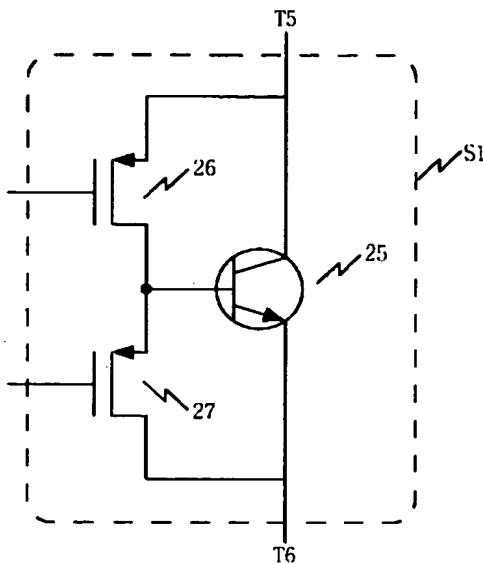
【図4】

図4



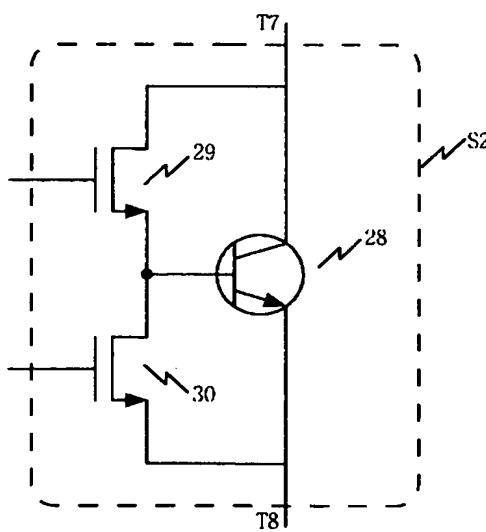
【図5】

図5



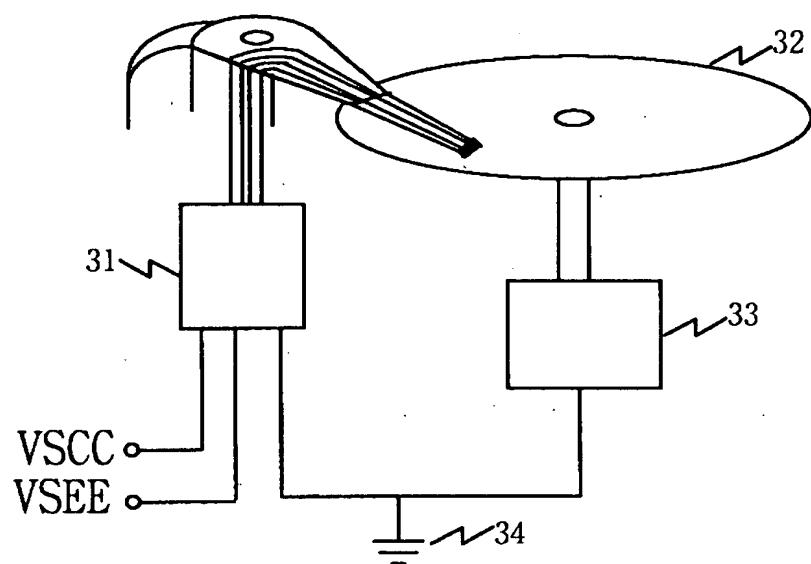
【図6】

図6

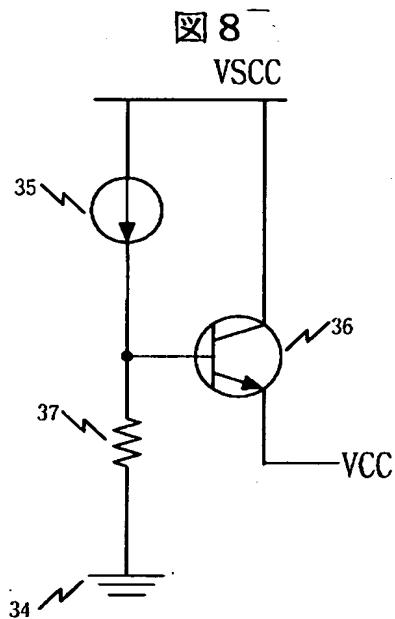


【図7】

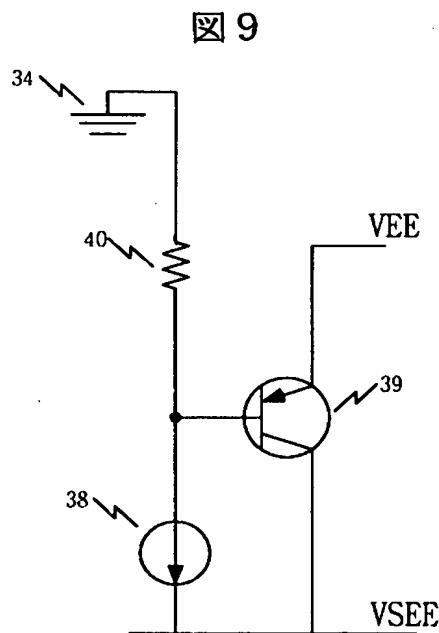
図7



【図8】

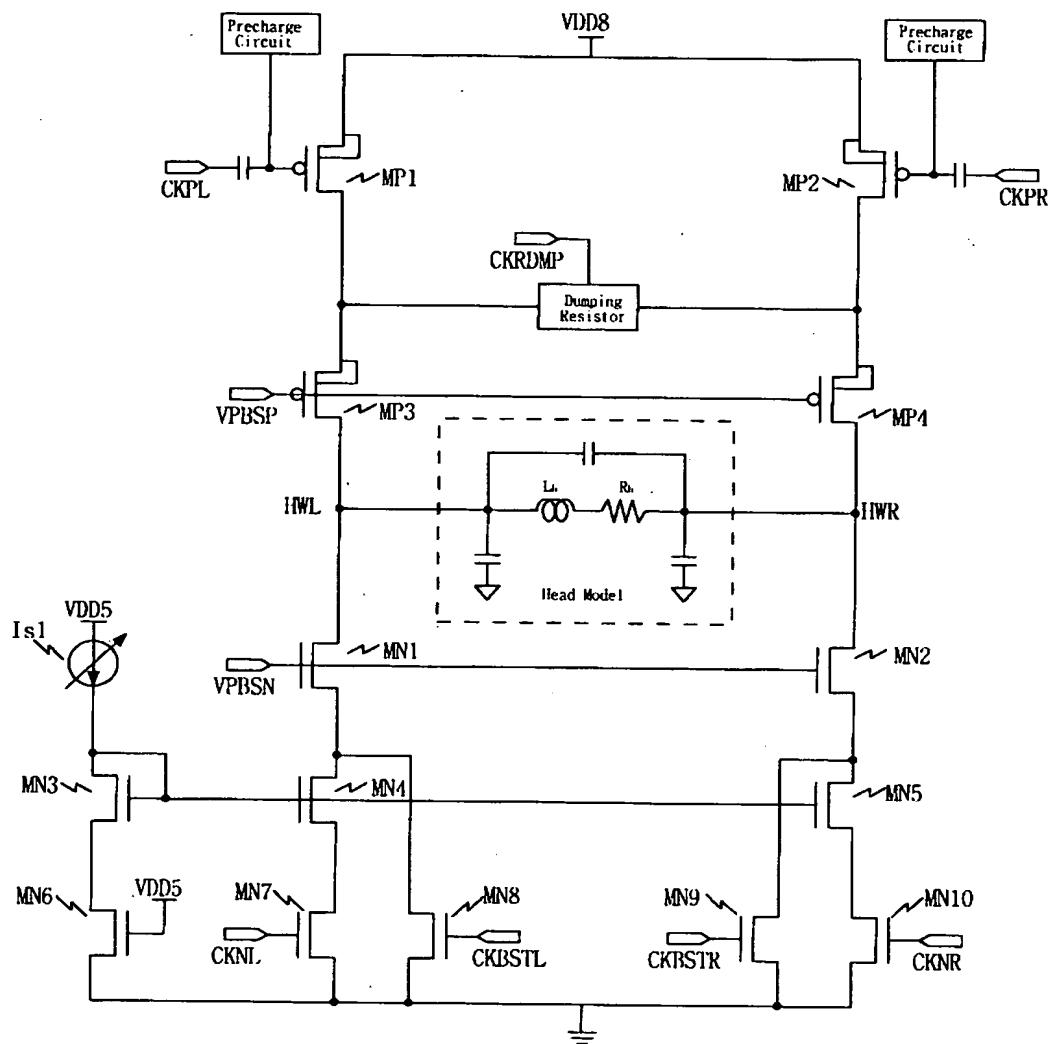


【図9】



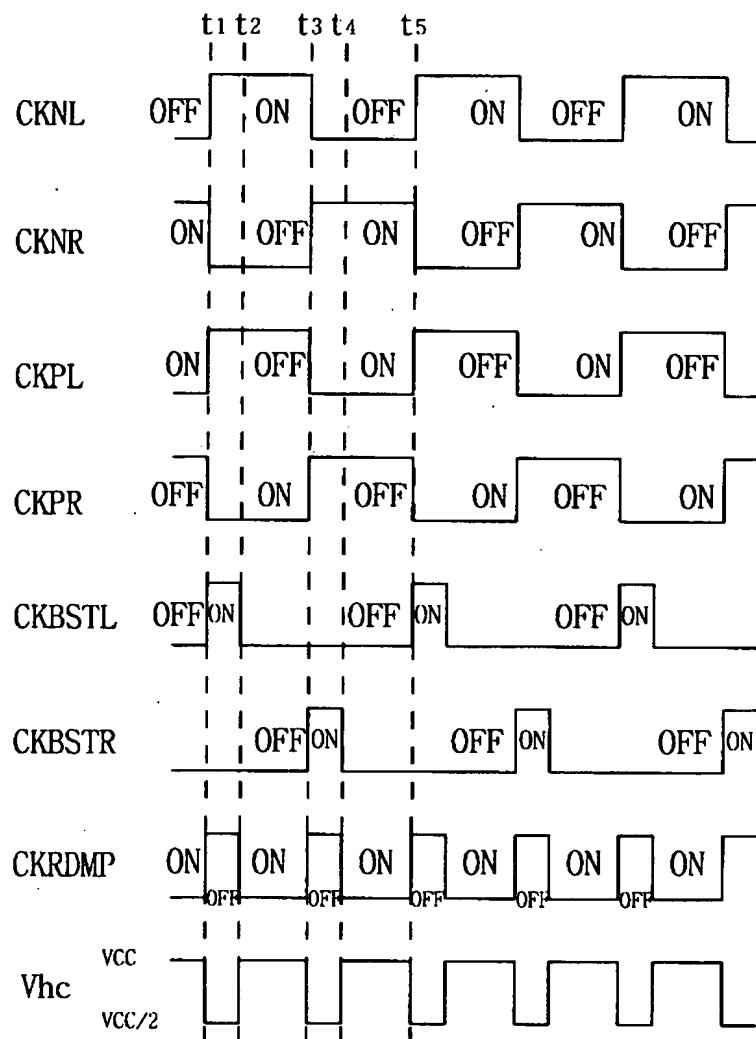
【図10】

図10



【図11】

図11



【書類名】 要約書

【要約】

【課題】 磁気ディスク装置の電源電圧の低電圧化を可能にする磁気ヘッド駆動回路を提供する。

【解決手段】 記録用コイルを中心に対称な主駆動回路を備え、該コイルを中心に対称な正パルス重畠回路と負パルス重畠回路とを対とした重畠回路を少なくとも2対以上備え、且つ主駆動回路により、磁気ヘッドコイル電流の方向を反転することにより、前記重畠回路の少なくとも一つを動作させ磁気ヘッドコイルに電源以上の電位差を印加する磁気ヘッド駆動回路とすることにより、磁気ヘッドコイル電流の反転を促進させる前記コイルを中心に対称な構成の補助駆動回路とし、コイルの中心電位がディスク電位付近で安定して駆動でき、且つ反転時間を増加させることなく電源電圧の低電圧化を可能とすることができます。

【選択図】 図1

認定・付加情報

特許出願の番号 特願2001-030383
受付番号 50100168182
書類名 特許願
担当官 第八担当上席 0097
作成日 平成13年 2月 8日

<認定情報・付加情報>

【提出日】 平成13年 2月 7日

次頁無

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所